

Tranziens EMC vizsgálat és hardvertervezés FPGA-val

Bagoly Zsolt (PhD 3. félév)
Dr. Végh János

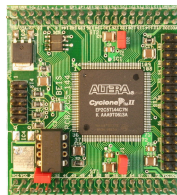
Debreceni Egyetem Informatika Kar

2013. április 5.

Megjegyzések a két témához

A cím két különböző PhD kutatási területre vonatkozik, nincs átfedés a kettő között

- 1 Tranziens EMC vizsgálat: kompakt fénycsövekre vonatkozó nemzetközi szabványosítási javaslat alapján kidolgozott mérőrendszer (BME, General Electric Lighting Hungary Kft)
- 2 Hardvertervezés FPGA-val: hardveres implementáció és algoritmusgyorsítás programozható logikával (DEIK - Dr. Végh János)



Tartalom

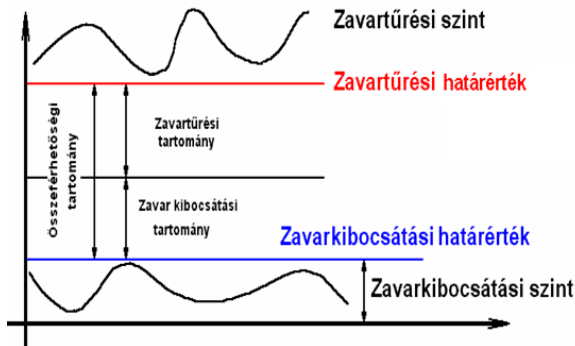
- 1 EMC bevezető
- 2 EMC tesztelő eszköz
 - Kompakt fénycső elektronika
 - Mérési módszer
 - Mérőrendszer specifikációk
 - A kapcsolóegység
 - A mérőrendszer blokkvázlata
 - EMC limitek
- 3 EMC összegzés
- 4 FPGA hardvertervezés
 - Programozható logikák
 - Az FPGA felépítése
 - Hardverleíró nyelvek
 - Szimuláció és verifikáció
- 5 FPGA összegzés
- 6 PhD
 - FPGA felhasználási lehetőségek
 - Tervek
 - Egyéb egyetemi tevékenységek
- 7 Irodalomjegyzék

EMC bevezetés

- Rohamos technikai fejlődés (Moore-törvény)
- Egyre nagyobb integráltsági fokú áramkörök (VLSI)
- Ennek kapcsán elengedhetetlen az elektromágneses kompatibilitásra (EMC) történő tervezés
- EMC nélkül hibás működés vagy meghibásodás léphet fel az adott készülék(ek)ben
- Az állandósult állapotbeli szabványok kiforrottak, a tranziens emisszióra viszont jelenleg nincsen hatályban lévő előírás
- Tranziens állapot alatt a bekapcsoláskor történő átmeneti jelenségeket értjük
- Ezek a zavarjelek nagyságrendekkel károsabbak lehetnek, mint az állandósult állapotbeliek

Az EMC definíciója

- Egy adott készüléknek az a képessége, hogy az elektromágneses környezetében megfelelően tud üzemelni (immunitása - zavartűrése elegendően nagy) anélkül, hogy elviselhetetlen zavarokat okozna más eszközökben (emissziója = zavarkibocsátása kellően kicsi). (IEC)



Kompakt fénycsövekre vonatkozó EMC szabványok

- A kompakt fénycsövek bekapcsolási tranzienst áramlökése nemzetközi szabványügyi konferencián került terítékre

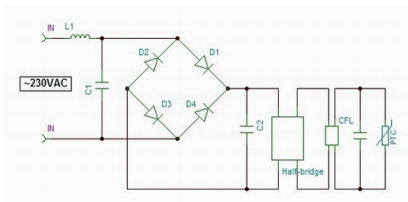
Szabvány	Típus	Vonatkozás
CISPR-16	emisszió	RF vezetett és sugárzott
EN61000-3-2	emisszió	Harmonikus tartalom
EN61000-3-3	emisszió	Flicker
EN61000-4-2	immunitás	ESD
EN61000-4-3	immunitás	Sugárzott zavar
EN61000-4-4	immunitás	Tranziens zavar
EN61000-4-5	immunitás	Surge test
EN61000-4-6	immunitás	Nagyfrekvenciás zavar
EN61000-4-8	immunitás	Mágneses mező
EN61000-4-11	immunitás	Feszültség-ingadozás

1. táblázat. Kompakt fénycsőre vonatkozó EMC szabványok (EU)

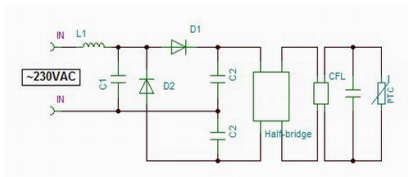
Kompakt fénycső elektronika

- Nagyfrekvenciás fénycső elektronika: AC/DC/AC konverter
- A nagy bekapcsolási áramlökést az egyenirányító szűrőpuffere okozza, mivel dt nagyon kicsi: $i(t) = C \cdot \frac{du(t)}{dt}$
- A feszültség időfüggvénye: $u(t) = U_m[1 - e^{-\frac{t}{\tau}}], \tau = RC$
- A $t < 0$ pillanatban a kondenzátor energiamentes, így a $t = 0$ kapcsolás pillanatában rövidzárként viselkedik
- Az áramot csak a tápkábel elosztott paraméterű impedanciája korlátozza
- Kétféle egyenirányító kapcsolás használatos a CFL technológiában
 - Graetz-hidas egyenirányító
 - Delon- vagy Greinacher-hidas egyenirányító

Kompakt fénycső elektronika



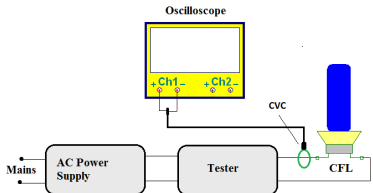
1. ábra. Graetz-hidas kompakt fénycső elektronika



2. ábra. Delon-hidas kompakt fénycső elektronika

Mérési módszer

- A bekapcsolási tranziens áram maximális értéke függ:
 - A hálózati szinuszos feszültség fázisától (pillanatértékétől)
 - A mögöttes hálózat, valamint a tápkábel impedanciájától
- A mérési elv alapvetően kétféle módon lehetséges:
 - Váltakozó áramú tesztelés szinkronkapcsolóval (AC tesztelés)
 - Hálózati csúcsfeszültségre töltött kondenzátorral (DC tesztelés)
 - Mindkettő megépítésre került, de a jelen prezentációban csak a DC tesztelés kerül bemutatásra



3. ábra. A mérési elrendezés

Specifikációk

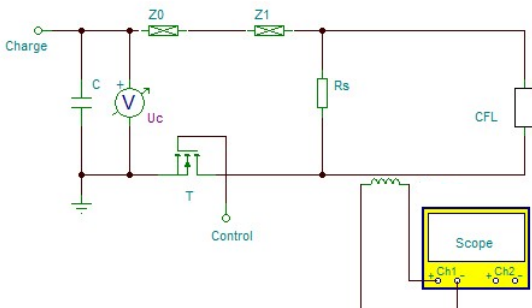
- 1 Fix kimeneti impedancia, szabvány által előírt értékek
- 2 Elegendő mögöttes töltéssel kell rendelkeznie (DC teszter esetén): $Q_C \gg \int (I_{pulse}) dt$
- 3 Prellégésmentes kapcsolás
- 4 Gyakorlatilag nulla közeli szivárgási áram: $R_{off} \rightarrow \infty \Omega$
- 5 Alacsony kapcsolási ellenállás: $R_{on} \approx 0,1 \Omega$
- 6 Nagy kapcsolási gyorsaság: nagy $\frac{du}{dt}$ érték
- 7 AC teszternél alacsony késleltetési idők
- 8 Megfelelő érintés és DC teszternél túltöltés elleni védelem

Kapcsolóegység

- A specifikáció 3-6. pontja gyakorlatilag a kapcsolóegység feladata
- Kompromisszum: prelegésmentes kapcsolás és nulla közeli szivárgási áram
- El kell viselnie a bekapcsoláskor létrejövő magas impulzusáramot (40 – 50A)
- Szóba jöhető eszközök
 - Elektromechanikus relé → preleg
 - Szilárdtestrelé → szivárgási áram
 - Power MOSFET → erre esett végül a választás
 - Higanyrelé → egyenlőre nem lett még kipróbálva

A mérőrendszer

- Tesztelő kondenzátor: $C = 2000\mu F/450V$
- Töltés hálózati csúcsfeszültségre: $\hat{U} = \sqrt{2}U_{eff} \Rightarrow \approx 170$ ill. 325V
- Belső impedancia: $Z_0 = 0,13\Omega + 1,8\mu H$
- Külső cserélhető impedancia: Z_1
- Az R_s söntellenállás a szivárgási áramokat zárja rövidre



Limitek és mérési eredmények

- A szabványmódosító javaslat alapján előírt limitek (Proposal for updating Annex H in IEC 60969 - Ref: L4(RB)007, Date: June 6th, 2012)

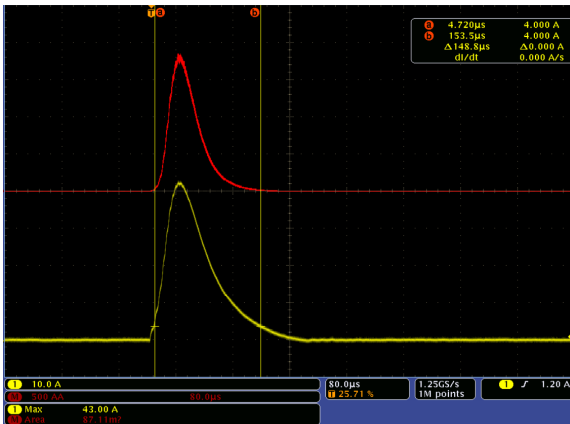
Limitek					
P [W]	$U_{\text{mains, rms}}$ [V]	I_p [A]	I^2t [A ² s]	$Z_{\text{mains, max}}$	$Z_{\text{mains, tester}}$
P<15	120	60	0,5	0,45Ω+100μH	0,32Ω+87μH
P<15	230	20	0,08	0,2Ω+400μH	0,19Ω+332μH
15≤P≤25	120	60	0,5	0,45Ω+100μH	0,32Ω+87μH
15≤P≤25	230	35	0,15	0,2Ω+400μH	0,19Ω+332μH

Limitek és mérési eredmények

- Mérési eredmények

Eredmények							
Lámpa			Limit		Mért érték		Eredmény
#	P [W]	$U_{\text{mains, rms}}$ [V]	I_p [A]	I^2t [mA ² s]	I_p [A]	I^2t [mA ² s]	
1	10	120	60	500	14,1	11,83	Megfelelt
2	11	230	20	80	16,6	12,47	Megfelelt
3	20	120	60	500	43	87,11	Megfelelt
4	20	230	35	150	20,4	25,32	Megfelelt

20W/120V-os lámpa bekapcsolási tranziensének oszcilloszkópos képe



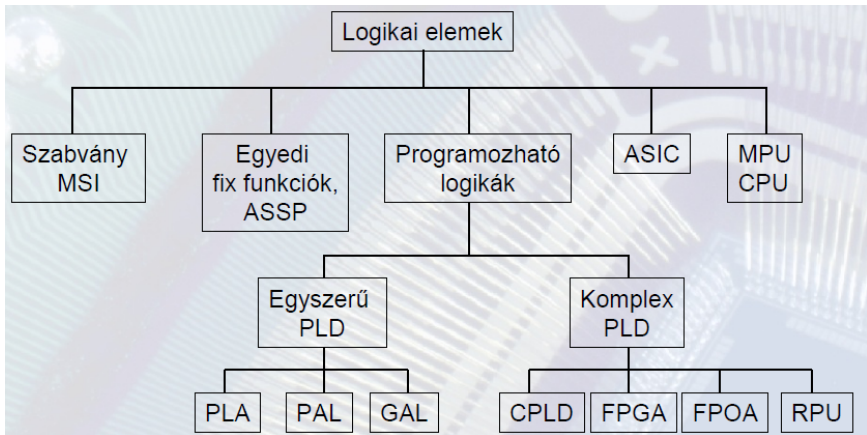
A kész mérőrendszer



Összegzés

- *A specifikációk alapján mindkét (AC és DC) tranziens EMC mérőrendszer megépítésre került, viszont csak az utóbbi került itt bemutatásra*
- *A mérőeszköz képes a jövőben életbe lépő nemzetközi (IEC) szabvány alapján történő tesztelésre*
- *Különböző wattitású kompakt fénycsöveket teszteltem, amelyek megfeleltek a követelményeknek*
- *Jelen területen a PhD kutatásomat befejeztem, összesen két publikáció született ebből és egy korábbi autólámpa EMC témából*

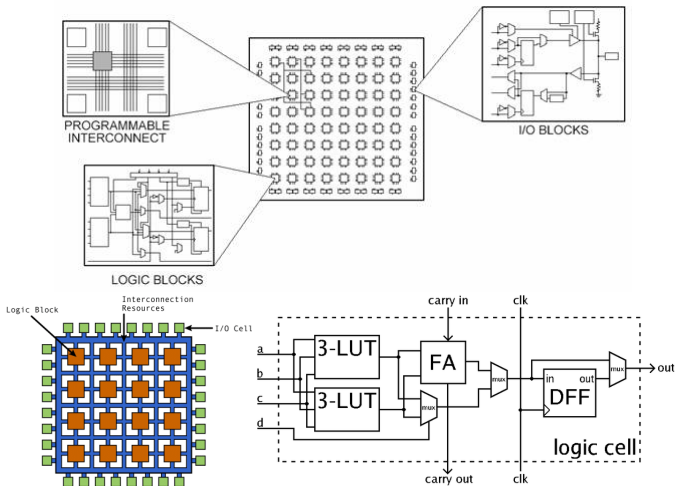
Digitális eszközök



Az FPGA általános jellemzői

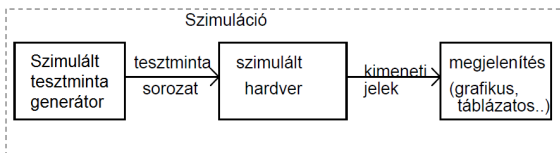
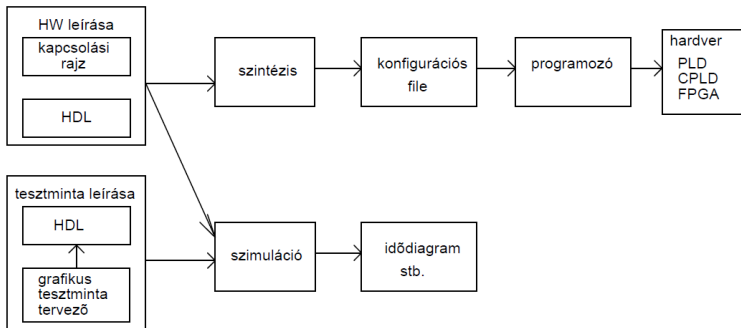
- Prototípus tervezésére és kis sorozatú nagy bonyolultságú logikák megvalósítására alkalmas
- Egyszerű, kisebb logikai cellák
- A minőségi paraméterek (jelterjedési idők, maximális órajel-frekvencia, órajel-csúszás) megvalósítás függőek
- OTP: egyszer programozható anti-fuse-os FPGA
- MTP: többször programozható (LUT-s) SRAM FPGA
- Alapvető erőforrások
 - Logikai blokkok (CMOS logika: tranzisztor tömbök, NAND kapuk, MUX logika)
 - I/O blokkok (TTL/CMOS kompatibilitás)
 - Huzalozás
- Programozás: hardverleíró nyelvekkel (Verilog, VHDL)

Az FPGA architektúra



Hardverleíró nyelvek

- Nyelvek: ABEL, VHDL, **VERILOG** stb.

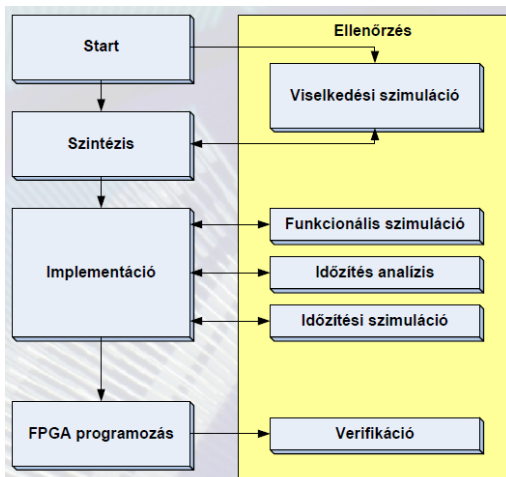


Hardverleíró nyelvek

- Hardver modellezés: a nyelv jelentős része csak a hardver funkciók modellezésére ill. szimulációra használható
- Kapusintű modulokból építkező, kapcsolási rajzon alapuló tervezési módszerek leváltására
- RTL (Register Transfer Level) szintű leírás
 - Automatikus hardver szintézis a leírásból
 - Tervezői hatékonyság növelése
- **A Verilog nyelv**
 - 1984: Gateway Design Automation Inc.
 - 1990: Cadence → Open Verilog International
 - 1995: IEEE szabványosítás
 - 2001: Verilog 2001
 - 2005: System Verilog

Szimuláció és verifikáció

- Szimuláció: funkcionális és időzíti (Qsim és ModelSim)
- Verifikáció: állapot analízissal (SignalTap)

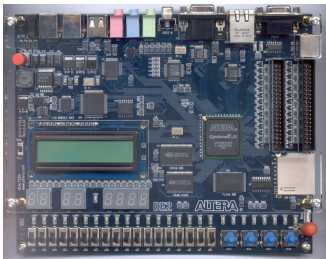


Összegzés

- *Átismételtem a tervezéshez szükséges alapvető szakirodalmat (Digitális technika, logikai rendszerek, funkcionális elemek, Verilog HDL dizájn stb.)*
- *Megismerkedtem az FPGA-k fizikai felépítésével*
- *Altera DE2 fejlesztői panelen kezdtem meg az FPGA-kal történő gyakorlati foglalkozást (Cyclone II. FPGA)*
- *A hardverleíró nyelvek közül a Verilogot választottam*
- *Megismerkedtem az Altera Quartus II. tervezői, a QSim és a ModelSim szimulációs, valamint a SignalTap logikai analizátor programjaival*
- *FPGA-n implementáltam az alapvető funkcionális egységeket (multiplexer, dekóder, ALU, számláló, memória blokk stb.)*

Néhány lehetséges FPGA-s kutatási terület

- Hardveres gyorsítás párhuzamos számítási algoritmusokkal
- Képfeldolgozás
- Videó utófeldolgozás
- Nagyteljesítményű szűrő architektúrák
- Egy-chipes beágyazott rendszerek (SoC/SoPC)
- Szenzorhálózatok jelfeldolgozása



4. ábra. Altera DE2 board Cyclone II. FPGA chippel

Távlati tervek

- *Hardveres algoritmusgyorsítás a CPU és/vagy egy periféria FPGA-val történő támogatásával*
- *PSoC és AVR alapú beágyazott rendszerekkel kiegészített FPGA-s jelfeldolgozás*
- *Középfokú német nyelvvizsga megszerzése ősszel*
- *Nem Neumann-architektúrájú rendszerek (Dr. Végh János témavezető által benyújtott pályázat, jelenleg elbírálás alatt)*

Egyéb egyetemi tevékenységek

- *Superdroid robot projekt*
- *Elektronika 1-2. és elektronika labor oktatás (levelező)*
- *Digitális technika oktatás (levelező)*
- *Perifériák és meghajtóik oktatás (levelező)*
- *Távközlő hálózatok oktatás (levelező)*
- *Távközlő hálózatok gyakorlat (nappali)*
- *Telecommunication Systems oktatás (nappali angol)*

Irodalomjegyzék

- 1 Proposal for updating Annex H in IEC 60969 - Ref: L4(RB)007, Date: June 6th, 2012
- 2 *Ferenczi Ödön*: Kapcsolóüzemű tápegységek, Műszaki könyvkiadó, Budapest, 1978.
- 3 *Gál Tibor*: Digitális rendszerek I-II., Műegyetemi kiadó, Budapest 1997.
- 4 *Arató Péter*: Logikai rendszerek tervezése, Műegyetemi kiadó, Budapest 2001.
- 5 *Benesóczky Zoltán*: Digitális tervezés funkcionális elemekkel és mikroprocesszorral, Műegyetemi kiadó, Budapest 2006.
- 6 Altera DE2 board tutorials and laboratory excercises, <http://www.altera.com>
- 7 *Stephen Brown - Zvonko Vranesic*: Fundamentals of Digital Logic with Verilog Design 2008.

Köszönöm a figyelmet!